

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-063578

(43)Date of publication of application : 06.03.1998

(51)Int.Cl. G06F 12/08
 G06F 12/08
 G06F 3/06
 G11B 20/10

(21)Application number : 08-222775

(71)Applicant : OLYMPUS OPTICAL CO LTD

(22)Date of filing : 23.08.1996

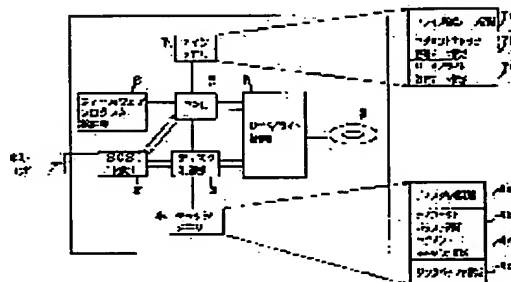
(72)Inventor : AOKI TAKASHI

(54) INFORMATION RECORDING AND REPRODUCING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain sufficient performance by dividing a storing area into optimum number of segments at the time of using the cache memory of a segment cache system.

SOLUTION: An information recording and reproducing device is provided with the cache memory temporarily storing data to read and write to a disk 9, and the cache memory 4 is provided with a segment cache area 4c being the cache memory area of the segment cache system divided into plural segments to improve a processing speed. Concerning the area 4c, the number of the segments are set and fixed so as to become the optimum number of the segments decided according to conditions such as the capacity of the main memory 7 of CPU 5 and the size of each segment is set and divided corresponding to the capacity of the area 4c in order to obtain sufficient performance with respect to a random right command.



LEGAL STATUS

[Date of request for examination] 12.06.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-63578

(43)公開日 平成10年(1998)3月6日

(51) Int.Cl. ⁸		識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F	12/08		7623-5B	G 0 6 F 12/08	W
		3 2 0	7623-5B		3 2 0
	3/06	3 0 2		3/06	3 0 2 A
G 1 1 B	20/10		7736-5D	G 1 1 B 20/10	A

審査請求 未請求 請求項の数3 OL (全 8 頁)

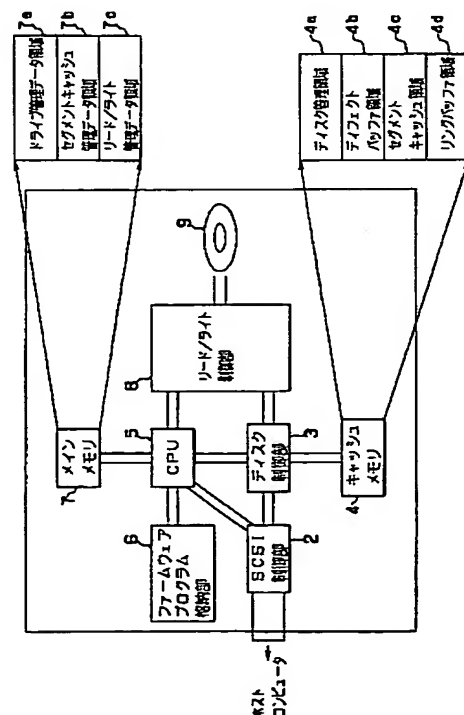
(21)出願番号	特願平8-222775	(71)出願人	000000376 オリンパス光学工業株式会社 東京都渋谷区幡ヶ谷2丁目43番2号
(22)出願日	平成8年(1996)8月23日	(72)発明者	青木 隆 東京都渋谷区幡ヶ谷2丁目43番2号 オリンパス光学工業株式会社内
		(74)代理人	弁理士 伊藤 進

(54)【発明の名称】 情報記録再生装置

(57) 【要約】

【課題】 セグメントキャッシュ方式のキャッシュメモリを用いる場合に、記憶領域を最適なセグメント数に分割して十分なパフォーマンスを得る。

【解決手段】 情報記録再生装置は、ディスク9に対して読み書きを行うデータを一時格納するキャッシュメモリ4を有し、キャッシュメモリ4には複数のセグメントに分割されたセグメントキャッシュ方式のキャッシュメモリ領域であるセグメントキャッシュ領域4cが設けられ、処理速度の向上を図るようになっている。セグメントキャッシュ領域4cは、CPU5のメインメモリ7の容量などの条件に応じて決定される最適なセグメント数となるようセグメント数を設定して一定とし、該セグメントキャッシュ領域4cの容量に対応させて各セグメントの大きさが設定されて分割され、ランダムライトコマンドなどに対して十分なパフォーマンスが得られるようになっている。



【特許請求の範囲】

【請求項 1】 記憶領域が複数のセグメントに分割され、各セグメントに上位のホストコンピュータと記録媒体との間で転送されるデータを一時格納するセグメントキャッシュ方式のキャッシュメモリと、前記キャッシュメモリに対するデータの読み書き制御、このキャッシュメモリに格納されたデータの管理及び検索を行うキャッシュメモリ管理手段とを備え、記録媒体に対して情報の記録再生を行う情報記録再生装置であって、前記キャッシュメモリは、前記キャッシュメモリ管理手段の動作プログラム及び管理データ格納用メモリの条件に応じて決定される最適なセグメント数に基づき、該キャッシュメモリの記憶領域を分割するセグメント数を設定すると共に、このセグメント数が得られるよう該キャッシュメモリの記憶容量に対応させて各セグメントの大きさを設定してなることを特徴とする情報記録再生装置。

【請求項 2】 前記キャッシュメモリのセグメント数は、前記キャッシュメモリ管理手段の管理データ格納用メモリの容量に応じて設定可能な最大のセグメント数に設定することを特徴とする請求項 1 に記載の情報記録再生装置。

【請求項 3】 前記キャッシュメモリは、前記セグメント数を有するよう複数のセグメントに分割され、該キャッシュメモリの記憶容量の大小に対応して各セグメントの大きさを増減して設定することを特徴とする請求項 1 に記載の情報記録再生装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、上位のホストコンピュータと記録媒体との間で転送されるデータを高速アクセス可能なキャッシュメモリに一時格納し、記録処理や再生処理の高速化を図る情報記録再生装置に関する。

【0002】

【従来の技術】 一般に光ディスク装置などの情報記録再生装置は、情報処理装置におけるホストコンピュータの外部記録装置として用いられているが、記録媒体に対するデータの書き込み処理及び読み出し処理はホストコンピュータとの間でのデータ転送処理速度よりも遅いため、近年では中間にキャッシュメモリを設け、このキャッシュメモリを介してデータ転送を行うことにより、データの記録処理や再生処理の高速化を図ったものが用いられてきている。特に、光ディスクを記録媒体として用いる光ディスク装置では、記録媒体への書き込み処理に多くの時間がかかるため、記録データや再生データを一時格納するディスクキャッシュメモリを設けたものが一般的である。

【0003】 このようなキャッシュメモリを備えた装置として、例えば特開平 2-122345 号公報に開示さ

れている記憶制御装置では、データの読み出し要求があった場合に、ホストコンピュータから要求されたデータと共に、さらに先のブロックのデータをあらかじめ先読みするようにした、いわゆるリードアヘッド方式のキャッシュメモリ装置が提案されている。この構成によれば、ホストコンピュータから要求されたデータにおいて、キャッシュメモリに格納されているデータについては記録媒体から読み出さずにキャッシュメモリよりホストコンピュータに転送することによって、読み出し処理時のアクセスタイムを短縮でき、さらに、先読み処理によって読み出し時のキャッシュメモリのヒット率を向上させることが可能である。

【0004】 また、書き込み処理時のアクセスタイムを向上させるため、データをキャッシュメモリに一旦書き込んだ後、CPU の処理の空き時間に記録媒体にデータを書き込むライトバック方式のキャッシュメモリを備えた装置が提案されている。

【0005】 このような情報記録再生装置では、一般にキャッシュメモリには記憶領域を連続的に繰り返して使用するリングバッファ方式のものをを用いているため、書き込み処理時及び読み出し処理時においてキャッシュメモリに格納されているデータの検索を行うことができない。従って、場合によってはキャッシュの効果を十分発揮できないという問題点があった。

【0006】 そこで、特開平 3-176726 号公報等において、キャッシュメモリの記憶領域を複数のセグメントに分割して使用するセグメントキャッシュ方式のキャッシュメモリを備えた装置が提案されている。このようなセグメントキャッシュ方式のキャッシュメモリを用いることにより、例えば読み出し処理時において以前の書き込み処理時にキャッシュメモリに格納したデータを検索することができ、該当するデータが存在する場合にキャッシュメモリから読み出してホストコンピュータへ転送することによって処理速度を向上できる。

【0007】

【発明が解決しようとする課題】 従来のセグメントキャッシュ方式のキャッシュメモリでは、分割するセグメント数や各セグメントの大きさなどについてあまり考慮されておらず、ランダムなライトコマンドを連続して受信した場合など、場合によっては十分なパフォーマンスが得られないという問題点があった。また、コントローラの動作プログラムに共通のファームウェアを用いて装置のコストダウンを図る場合などに、各セグメントの大きさを固定してしまうとキャッシュメモリの容量によってはセグメント数が小さくなってしまい、十分なキャッシュメモリの効果が得られないという問題点がある。

【0008】 本発明は、これらの事情に鑑みてなされたもので、セグメントキャッシュ方式のキャッシュメモリを用いる場合に、キャッシュメモリの管理手段の条件に応じて最適なセグメント数のセグメントキャッシュ領域

を設定してキャッシュメモリの十分なパフォーマンスを得ることができ、リード時及びライト時の処理速度を向上させることが可能な情報記録再生装置を提供することを目的としている。

【0009】

【課題を解決するための手段】本発明による情報記録再生装置は、記憶領域が複数のセグメントに分割され、各セグメントに上位のホストコンピュータと記録媒体との間で転送されるデータを一時格納するセグメントキャッシュ方式のキャッシュメモリと、前記キャッシュメモリに対するデータの読み書き制御、このキャッシュメモリに格納されたデータの管理及び検索を行うキャッシュメモリ管理手段とを備え、記録媒体に対して情報の記録再生を行う情報記録再生装置であって、前記キャッシュメモリは、前記キャッシュメモリ管理手段の動作プログラム及び管理データ格納用メモリの条件に応じて決定される最適なセグメント数に基づき、該キャッシュメモリの記憶領域を分割するセグメント数を設定すると共に、このセグメント数が得られるよう該キャッシュメモリの記憶容量に対応させて各セグメントの大きさを設定してなるものである。

【0010】この構成により、キャッシュメモリは最適なセグメント数で複数のセグメントに分割され、リード時及びライト時にキャッシュメモリの十分なパフォーマンスが発揮される。

【0011】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を説明する。図1ないし図8は本発明の一実施形態に係り、図1は情報記録再生装置の構成を示すブロック図、図2はキャッシュメモリの内部構成を示す機能ブロック図、図3はタグの構成及びタグテーブルを示す機能ブロック図、図4はセグメント情報となる各フラグの構成を示す機能ブロック図、図5はセグメント情報テーブルを示す機能ブロック図、図6はリードコマンドに対する動作を示すフローチャート、図7はライトコマンドに対する動作を示すフローチャート、図8は本実施形態におけるセグメントの分割方法を示す作用説明図である。

【0012】本実施形態では、情報記録再生装置の一例として光磁気ディスクを用いて記録再生を行う光磁気ディスクドライブ装置の構成例を示す。情報記録再生装置は、ホストコンピュータとインターフェースケーブルを介して接続されSCSIによるコマンドやデータのやり取りを制御（プロトコル制御）するSCSI制御部2と、SCSI制御部2に接続され、記録媒体としてのディスク9に対するデータのやり取りを制御するディスク制御部3と、ディスク9に対して読み書きを行うデータを一時格納するキャッシュメモリ4と、装置各部の動作を制御するCPU5と、CPU5の動作プログラムを格納するファームウェアプログラム格納部6と、CPU5

の動作時のデータ等を格納する作業エリアとなるメインメモリ7と、ディスク9に対するデータの記録／再生を行う記録再生ヘッドを制御するリード／ライト制御部8と、を有して構成されている。

【0013】キャッシュメモリ4は、図1の右下に示すように、ディフェクトデータ（ディスク管理情報）が格納されるディスク管理領域4a、ディフェクトデータ読み込み用のバッファとなるディフェクトバッファ領域4b、複数のセグメントに分割されてディスク9に対して読み書きを行うデータが一時格納されるセグメントキャッシュ方式のキャッシュメモリ領域であるセグメントキャッシュ領域4c、記憶領域を連続的に繰返して使用するリングバッファ方式のキャッシュメモリ領域であるリングバッファ領域4dの各領域が設けられて構成されている。

【0014】メインメモリ7は、CPU5の動作プログラム実行時の各変数（スタック領域、グローバル変数等）が格納されるドライブ管理データ領域7a、セグメントキャッシュ領域4cの管理データ（タグテーブル、セグメント情報等）が格納されるセグメントキャッシュ管理データ領域7b、リード／ライトコマンドに関するリード／ライトパラメータキューが格納されるリード／ライト管理データ領域7cの各領域が設けられて構成されている。

【0015】上記構成において、ホストコンピュータから転送されてくるコマンド及びデータは、SCSI制御部2を介してディスク制御部3へ送られる。例えばコマンドがライトコマンドである場合、書き込みデータがキャッシュメモリ4のセグメントキャッシュ領域4cに格納され、この書き込みデータに関する管理データがメインメモリ7のセグメントキャッシュ管理データ領域7bに格納される。また、ライトコマンドに関する管理データがメインメモリ7のリード／ライト管理データ領域7cに格納される。CPU5は、全てのデータを受け取るとディスク制御部3、SCSI制御部2を介してホストコンピュータへライトコマンド処理の完了を返送すると共に、前記各管理データに基づいてリード／ライト制御部8に指示を送り、処理の空き時間にキャッシュメモリ4からデータを読み出してディスク9に対してデータの書き込みを行う。すなわち、本実施形態の情報記録再生装置は、主にセグメントキャッシュ方式のキャッシュメモリを使用する構成となっている。

【0016】前記キャッシュメモリ4内のセグメントキャッシュ領域4cの構造を図2に示す。セグメントキャッシュ領域4cは、キャッシュメモリとしてのデータ領域全体が大きさの等しい複数の部屋（セグメント）に分割されており、各セグメントに0～n-1（nはセグメントの個数）の番号が付されている。本実施形態では、セグメントキャッシュ領域4cの容量（例えば512kB、2MBなど、以下、バッファサイズとも称する）に

関わらず、セグメントの個数を最適な値で一定（例えば $n=80\sim100$ ）とし、バッファサイズの大小に対応して1セグメントの大きさを増減して設定し、前記セグメント数を有するよう複数のセグメントに分割するような構造となっている。ここでは、キャッシュメモリ上のデータを格納する最小単位をブロック（例えば1ブロック=1セクタ=512バイト）とし、1セグメント=8ブロックの場合を示している。

【0017】これに対し、リングバッファ領域4dは、最低限2ブロック分の容量が必要であり、通常は2ブロックだけ設けられている。

【0018】次に、図3ないし図5を参照してセグメントキャッシュ管理データの構造を説明する。ライトコマンドやリードコマンドは、LBA（論理ブロックアドレス）とレングス（データの長さ）を有しており、これらによってコマンドに対応するデータの媒体上の書き込み位置が表されており、キャッシュメモリ4に格納する際には前記LBAをセグメントLBAに変換してキャッシュメモリ4上の格納位置を設定する。セグメントLBAは、例えば1セグメント=8ブロックの場合、8の倍数となっている。

【0019】前記セグメントLBAとこれに対応するセグメント番号の組をタグと呼び、図3に示すように、これらのタグをセグメントLBAの順にソートして配列したタグテーブルがメインメモリ7のセグメントキャッシュ管理データ領域7bに設けられている。このタグテーブルに格納された情報により、LBAからセグメント番号を求めることができる。なお、タグテーブルにはテーブル上にあるタグのエントリ数が格納されている。

【0020】また、セグメントキャッシュ管理データ領域7bには、図4に示すようにダーティフラグ、アクティブフラグ、有効データフラグ、バッファアドレスからなるセグメント情報を図5に示すようにセグメント番号の順に配列したセグメント情報テーブルが設けられている。

【0021】ダーティフラグは、未書き込みのデータが存在する場合にセットされるものである。アクティブフラグは、データが媒体への書き込み中又は媒体からの読み込み中である場合にセットされるものである。有効データフラグは、有効なデータが存在する場合にセットされるものである。これらのフラグは、各セグメントのブロック数分（例えば1セグメント=8ブロックの場合0～7の8ビット分）設けられる。バッファアドレスは、各セグメントが対応するバッファ（セグメントキャッシュ領域）上の先頭アドレスを示したものである。これらのセグメント情報は、セグメント番号の順に配列されて図5に示すセグメント情報テーブルとしてセグメントキャッシュ管理データ領域7bに格納される。

【0022】なお、セグメントキャッシュ管理データ領域7bには、データ転送に関する転送パラメータキュー

も格納されるようになっている。

【0023】図6のフローチャートを基にリードコマンド受信時の動作を説明する。CPU5は、リードコマンドを受信するとまずステップS1で、読み出すべきデータの残りブロック（未リードのブロック）があるか否か、すなわちリードコマンドに対するデータの読み出し処理が完了したかを判断し、残りブロックがある場合はステップS2以降の処理を実行する。

【0024】ステップS2では、キャッシュメモリ4のセグメントキャッシュ領域4cにおいてリードコマンドのLBAに該当するデータを格納したセグメントがあるか否か、すなわちリード要求されたデータがキャッシュメモリ内に存在しキャッシュヒットしたか否かを判断し、該当するセグメントがある場合は、ステップS3に進んでキャッシュメモリ4から該当するデータを読み出してホストコンピュータへ転送する。このキャッシュヒットの判断は、メインメモリ7のセグメントキャッシュ管理データ領域7bに格納されたタグテーブルを検索することによって容易に実行できる。そしてステップS4で、残りブロック数と次に処理するLBAの更新を行い、ステップS1からの処理を繰り返す。

【0025】このように、セグメントキャッシュ領域4cを使用することにより、リード要求されたデータが以前の書き込み処理などで書き込まれてキャッシュメモリ4上に存在するか否かを容易に検索することができ、キャッシュヒットした場合はキャッシュメモリ4から読み出してホストコンピュータへ転送することで処理速度を向上できる。

【0026】一方、ステップS2で該当するセグメントがない場合は、ステップS5でディスク9から読み出さなければならないブロック数を求めた後、ステップS6において前記求めたブロック数よりキャッシュメモリ4への読み込みが一度に可能か否かを判断し、可能である場合はステップS7でリードアヘッド（先読み）するブロック数を求める。そしてステップS8で、ディスク9からキャッシュメモリ4のセグメントキャッシュ領域4cへ目的のデータを読み出すと共に、キャッシュメモリ4からホストコンピュータへこのデータを転送する。その後、ステップS4の処理を実行してステップS1からの処理を繰り返す。

【0027】ステップS6でキャッシュメモリ4への読み込みが一度にできない場合は、ステップS9に進み、キャッシュメモリ4内のリングバッファ領域4dを使用してリングバッファ方式により、ディスク9から目的のデータを読み出すと共に、このデータをホストコンピュータへ転送する。その後、ステップS4の処理を実行してステップS1からの処理を繰り返す。

【0028】このように、リード時にセグメントキャッシュ領域4cにデータを一度に読み込めない場合は、リングバッファ領域4dに読み出したデータを格納するこ

とにより、一度のシーク動作で目的のデータを全てキャッシュメモリ4に読み出してホストコンピュータへ転送することができ、処理速度の向上が図れる。

【0029】前記処理ループを何度か実行してステップS1でリードコマンドの残りブロックが無くなると、データの読み出し処理が終了する。

【0030】次いで、図7のフローチャートを基にライトコマンド受信時の動作を説明する。CPU5は、ライトコマンドを受信するとまずステップS11で、書き込むべきデータの残りブロック（未ライトのブロック）があるか否か、すなわちライトコマンドに対するデータの書き込み処理が完了したかを判断し、残りブロックがある場合はステップS12以降の処理を実行する。

【0031】ステップS12では、キャッシュメモリ4においてライトコマンドのLBAに該当するデータを格納したセグメントがあるか否か、すなわち以前のライトコマンド処理において同一のLBAの書き込みデータを格納したセグメントがキャッシュメモリ内に存在するか否かを判断し、該当するセグメントがない場合は、ステップS13に進んでデータを格納するセグメントを確保する。例えば、空きセグメントの中からセグメント番号の小さい順に確保していく。そしてステップS14で、セグメントの確保が成功したか否かを判断し、セグメントが確保できない場合はステップS15でセグメントに空きができるまで待ち、ステップS11からの処理を繰り返す。セグメントの空きがない場合は、例えばLBAの大きい順やセグメント番号の小さい順などで使用済みのセグメントのタグを解放する。

【0032】ステップS14でデータを格納するセグメントが確保できると、ステップS16に進み、ホストコンピュータからの書き込みデータをキャッシュメモリ4に受信し、前記確保したセグメントへ格納する。また、ステップS12で該当するセグメントがある場合は、直接ステップS16に進んで書き込みデータをキャッシュメモリ4に受信し、該当するセグメントへ上書きして格納する。

【0033】このように、同一のLBAに対するライトコマンドを受信した場合は、同じセグメントに書き込みデータを格納することにより、キャッシュメモリの使用効率を向上させることができる。

【0034】書き込みデータをキャッシュメモリ4に格納した後、ステップS17で、格納したデータに応じてタグテーブルのソート及びセグメント情報テーブルの書換えを行ってセグメント情報を更新する。そしてステップS18で、残りブロック数と次に処理するLBAの更新を行い、ステップS11からの処理を繰り返す。

【0035】前記処理ループを何度か実行してステップS11でライトコマンドの残りブロックが無くなると、書き込みデータの受信処理が終了する。そして、CPU5はホストコンピュータへライトコマンド処理の完了を

返送すると共に、処理の空き時間にキャッシュメモリ4からデータを読み出してディスク9に対してデータの書き込みを行う。

【0036】ここで、本実施形態におけるキャッシュメモリ4内のセグメントキャッシュ領域4cの分割方法について説明する。ここでは、セグメント数を80で一定として考える。本実施形態では、セグメントキャッシュ領域の容量（バッファサイズ）が異なる複数種のメモリを使用して装置を構成する場合であって、コストダウンのために共通のファームウェアのプログラムによってドライブ装置の制御を行う場合において、メインメモリのセグメントキャッシュ管理データ領域の容量などキャッシュメモリを管理する手段の条件に応じて決定される必要十分な最適の値にセグメント数を設定して一定とし、異なるキャッシュメモリの容量に対応させて各セグメントの大きさ（ブロック数）を変化させる。

【0037】バッファサイズが512kBでセグメント数が80の場合に図8のAに示すように1セグメント当たり8ブロックに分割されているとすると、バッファサイズが2MB（2048kB）でセグメント数が80の場合には図8のBに示すように1セグメント当たり32ブロックとなる。

【0038】ホストコンピュータから4つのランダムなライトコマンド（LBA=0, 500, 250, 100）を受信した場合、図8に示す同じ32ブロック分のセグメントにおいて、これらのコマンドに対応する書き込みデータWD1～WD4を図8のAの場合は全て格納することができるが、図8のBの場合は1つのコマンドに対応する書き込みデータWD1しか格納することができない。ただし、本実施形態のようにセグメントキャッシュ領域全体でセグメント数を同じにしておけば、例えば40回ランダムなライトコマンドが連続発行された場合においても、セグメント数が80であれば一度に書き込みデータを格納することができる。

【0039】すなわち、同じ容量のセグメントキャッシュ領域において、セグメント数を多くとればそれだけ多数のライトコマンドに対応して書き込みデータを格納することができる。セグメントキャッシュ領域の総セグメント数は、セグメントキャッシュ管理データ領域の容量によって制限され、またセグメント数をあまりにも大きくとりすぎるとキャッシュメモリ内のデータの検索に手間がかかってしまう。よって、前記セグメントキャッシュ管理データ領域の容量の制限の範囲内でキャッシュメモリのパフォーマンスが十分得られるようにセグメント数を設定すれば良い。例えば、装置条件で設定可能な最大のセグメント数に設定する。

【0040】逆に、1セグメント当たりのブロック数を一定（例えば32ブロック）としてセグメント数を変化させると、バッファサイズが小さい場合はセグメント数が少なくなり、一度に格納できるライトコマンドの数が

少なくなる。バッファサイズが2MBで1セグメント当たり32ブロックの場合にセグメント数が80であるとすると、バッファサイズが512kBで1セグメント当たり32ブロックの場合にはセグメント数が20となり、例えば40回ランダムライトコマンドが連続発行されるとバッファサイズが512kBの場合には一度に書き込みデータを格納できず、一旦キャッシュメモリに空きができるのを待たなければならない。よって、ランダムライトコマンドに対するパフォーマンスが低下してしまうおそれがある。

【0041】一方、本実施形態の構成では、セグメントキャッシュ管理データ領域の容量などキャッシュメモリを管理する手段の条件に応じてセグメント数を必要十分な最適の数に設定して一定とすることにより、バッファサイズが異なるキャッシュメモリを用いて構成した場合でもランダムライトコマンドに対するパフォーマンスを等しくすると共に、リード時及びライト時の処理速度を向上させることができる。また、コストダウンのために共通のファームウェアのプログラムによって動作する制御部を用いてバッファサイズが異なるキャッシュメモリを使用する場合において、バッファサイズに関わらず最適なセグメント数に分割されたセグメントキャッシュ方式のキャッシュメモリを構成することができ、キャッシュメモリにおいて十分なパフォーマンスを得ることができる。

【0042】

【発明の効果】以上説明したように本発明によれば、セグメントキャッシュ方式のキャッシュメモリを用いる場合に、キャッシュメモリの管理手段の条件に応じて最適なセグメント数のセグメントキャッシュ領域を設定してキャッシュメモリの十分なパフォーマンスを得ることが

でき、リード時及びライト時の処理速度を向上させることが可能となる効果がある。

【図面の簡単な説明】

【図1】本発明の一実施形態に係る情報記録再生装置の構成を示すブロック図

【図2】本実施形態におけるキャッシュメモリの内部構成を示す機能ブロック図

【図3】タグの構成及びタグテーブルを示す機能ブロック図

【図4】セグメント情報となる各フラグの構成を示す機能ブロック図

【図5】セグメント情報テーブルを示す機能ブロック図

【図6】リードコマンドに対する動作を示すフローチャート

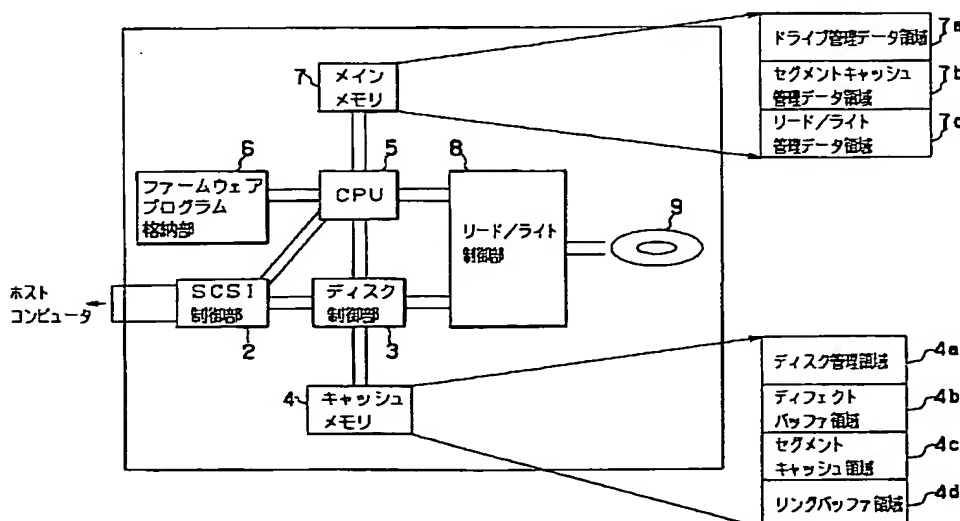
【図7】ライトコマンドに対する動作を示すフローチャート

【図8】本実施形態におけるセグメントの分割方法を示す作用説明図

【符号の説明】

- 2…SCSI制御部
- 3…ディスク制御部
- 4…キャッシュメモリ
- 5…CPU
- 6…ファームウェアプログラム格納部
- 7…メインメモリ
- 8…リード/ライト制御部
- 9…ディスク
- 4a…ディスク管理領域
- 4c…セグメントキャッシュ領域
- 4d…リングバッファ領域
- 7b…セグメントキャッシュ管理データ領域

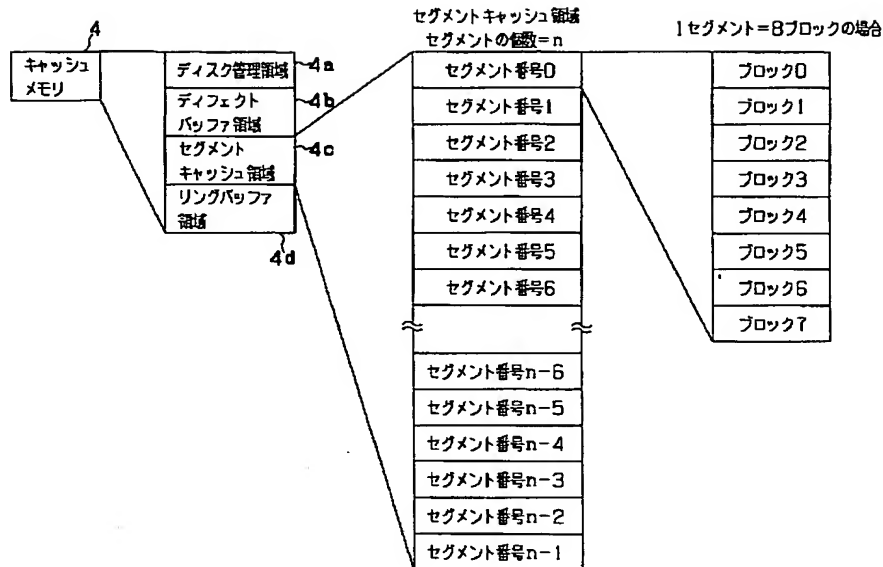
【図1】



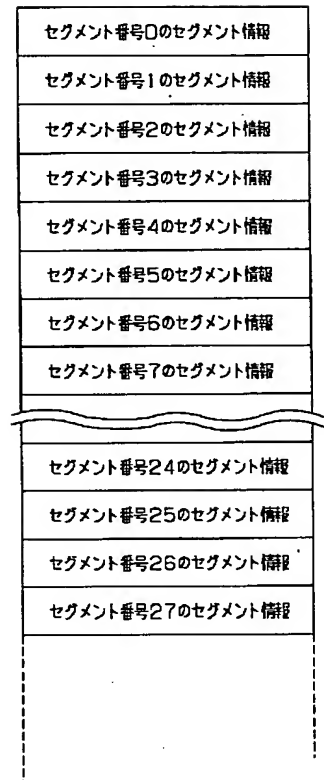
【図4】

ダーティフラグ	0~7
アクティブフラグ	0~7
有効データフラグ	0~7
バッファアドレス	

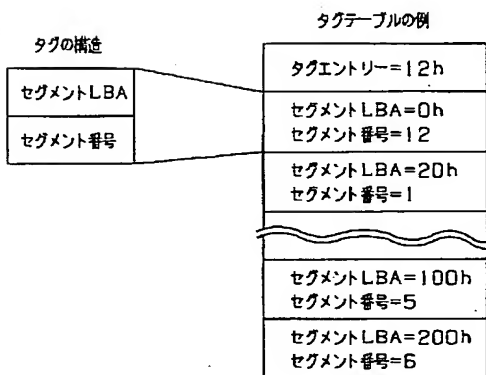
【図2】



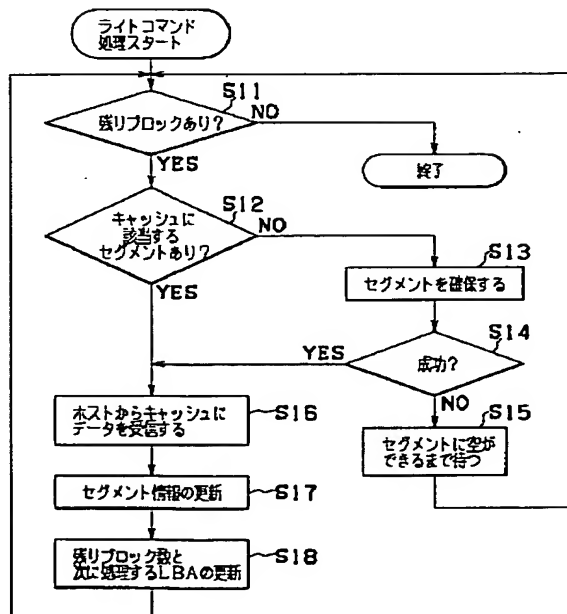
【図5】



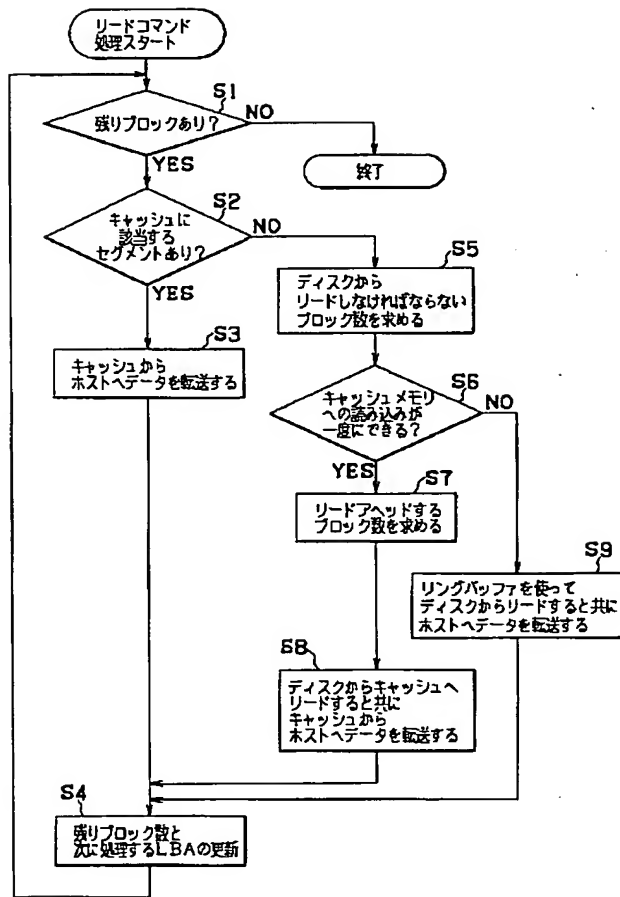
【図3】



【図7】



【図6】



【図8】

A		B	
1セグメント=8ブロック分		1セグメント=32ブロック分	
WD1	0 LBA=0	WD1	0 LBA=0
	1 1		1 1
	2 2		2 2
	3 3		3 3
	4 4		4 4
	5 5		5 5
	6 6		6 6
	7 7		7 7
	8 (496)		8
	9 (497)		9
	10 (498)		10
	11 (499)		11
WD2	4 LBA=500		12
	5 501		13
	6 502		14
	7 503		15
	8 (248)		16
	9 (249)		17
WD3	2 LBA=250		18
	3 251		19
	4 252		20
	5 253		21
	6 254		22
	7 255		23
	8 (196)		24
	9 (197)		25
	10 (198)		26
	11 (199)		27
WD4	4 LBA=100		28
	5 101		29
	6 102		30
	7 103		31